

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-139295

(43) 公開日 平成8年(1996)5月31日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L	27/12	B		
	21/02	B		
	21/322	Z		
	27/08	3 3 1 E		

審査請求 有 請求項の数 5 O L (全 8 頁)

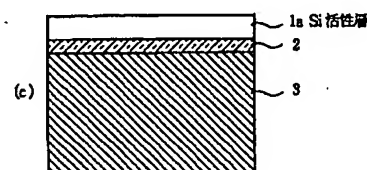
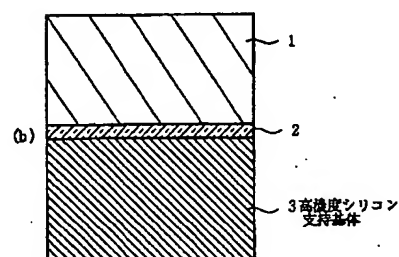
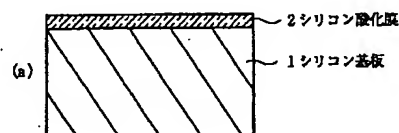
(21) 出願番号	特願平6-272088	(71) 出願人	000004237 日本電気株式会社 東京都港区芝五丁目7番1号
(22) 出願日	平成6年(1994)11月7日	(72) 発明者	菊池 浩昌 東京都港区芝五丁目7番1号 日本電気株式会社内
		(74) 代理人	弁理士 京本 直樹 (外2名)

(54) 【発明の名称】 S O I 基板

(57) 【要約】 (修正有)

【目的】 高温熱処理を含む半導体デバイスの製造プロセスにおいて十分な重金属ゲッタリング能力を有する S O I 基板を提供する。

【構成】 シリコン支持基体上に絶縁膜が形成され、前記絶縁膜上にシリコン活性層が積層されてなる半導体基板において、シリコン支持基体に添加されるホウ素、リンあるいはヒ素の不純物の濃度が 1×10^{17} 原子/cm³ 以上で且つシリコン凝固点での不純物の固溶限以下に設定される。



【特許請求の範囲】

【請求項 1】 シリコン支持基体上に絶縁膜が形成され、前記絶縁膜上にシリコン活性層が積層されてなる半導体基板において、前記シリコン支持基体に添加されるホウ素、リンあるいはヒ素の不純物の濃度が 1×10^{17} 原子/cm³ 以上で且つシリコン凝固点での前記不純物の固溶限以下であることを特徴とする SOI 基板。

【請求項 2】 前記シリコン活性層に含まれる前記不純物の濃度が 1×10^{15} 原子/cm³ 以上であり、前記シリコン支持基体に含まれる前記不純物の濃度が前記シリコン活性層の前記不純物の濃度の 10^2 倍以上であることを特徴とする請求項 1 記載の SOI 基板。

【請求項 3】 前記シリコン支持基体と前記絶縁膜との間に前記シリコン支持基体に含まれる前記不純物より低濃度の不純物を含有するシリコン結晶層が形成されていることを特徴とする請求項 1 あるいは請求項 2 記載の SOI 基板。

【請求項 4】 前記絶縁膜の厚さを d とし、重金属の前記絶縁膜中の拡散係数を D とし、SOI 基板の等温熱処理時間を t として、前記絶縁膜の膜厚 d が $d \leq \sqrt{Dt} / 10$ の関係を満足することを特徴とする請求項 1 あるいは請求項 2 記載の SOI 基板。

【請求項 5】 前記絶縁膜が前記シリコン活性層あるいは前記半導体支持基体に埋め込まれて島状に形成されていることを特徴とする請求項 1 あるいは請求項 2 記載の SOI 基板。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、半導体基板に関し、特に半導体デバイスの製造過程で発生する汚染重金属をゲッタリングする機能を有する SOI (silicon on insulator) 基板に関する。

【0002】

【従来の技術】 SOI 基板は、今後の半導体デバイス寸法の縮小化に伴って問題となる CMOS デバイスのラッチアップ、短チャネル効果の抑制等に有効であり、また、低電圧動作における高速動作が期待されるため、次世代の CMOS デバイス用基板材料として注目されている。

【0003】 一方、シリコンデバイスの微細化と高集積化が進むに従って、デバイス製造プロセス中に混入する Fe、Cu、Cr、Ni などの重金属汚染の影響によるデバイス歩留りの低下、特性劣化、信頼性劣化などの問題が深刻である。そのため、重金属汚染物質をデバイス形成領域から取り除く重金属ゲッタリング技術の重要性が高まっている。

【0004】 通常のシリコン半導体基板においては、重金属ゲッタリング技術としてシリコン半導体基板に含まれる酸素の析出により発生した結晶欠陥あるいは析出物を重金属の捕獲源とするイントリンシック・ゲッタリ

ング法 (IG 法)、人工的に与えた機械的損傷から発生した結晶欠陥を捕獲源とするバックサイド・ダメージ法 (BD 法)、多結晶シリコン層を捕獲源とするポリシリコン・ゲッター法 (PG 法)、高濃度リン拡散層を捕獲源とするリン・ゲッター法 (PDG 法) 等が使われている。上述のシリコン半導体基板におけるゲッタリング技術では、重金属捕獲源はシリコン半導体基板の内部または裏面に形成される。そして重金属汚染物質は、デバイス製造プロセスの熱処理の工程でこの金属捕獲源にゲッタリングされる。

【0005】 これに対し通常の SOI 基板では、デバイス形成領域である Si 活性層は、重金属捕獲源の形成される半導体支持基体とは絶縁膜により隔離されている。このために、Si 活性層から重金属捕獲源のある半導体支持基体の内部あるいは裏面への重金属の拡散がこの絶縁膜により妨げられ易い。

【0006】 そこで、上述の重金属の拡散が妨げられないような SOI 基板構造を工夫することが必要となっている。以下、これまでにこのような工夫のされた SOI 基板の構造について代表的なものについて説明する。

【0007】 図 8 は特開平 4-199632 号公報に示されている SOI 基板の断面図である。以下、この公報に示された従来の技術を第 1 の従来例という。

【0008】 図 8 に示すように、シリコン支持基体 11 の表面に膜厚が $1 \mu\text{m}$ 程度の第 1 シリコン酸化膜 12 が形成される。そして、この第 1 シリコン酸化膜 12 上に、ゲッタリングシンク膜 13 が形成される。ここで、このゲッタリングシンク膜 13 は膜厚が 500 nm 程度の多結晶シリコン膜で構成されている。このゲッタリングシンク膜 13 が、この SOI 基板での重金属捕獲源となる。

【0009】 このようなゲッタリングシンク膜 13 表面に第 2 シリコン酸化膜 14 が形成される。この第 2 シリコン酸化膜 14 の膜厚は 20 nm 程度に設定される。ここで、この第 2 シリコン酸化膜 14 の膜厚は、重金属が拡散で通り易いように薄膜化される。そして、この第 2 シリコン酸化膜 14 上に Si 活性層 15 が形成される。ここでこの Si 活性層 15 の膜厚は、搭載する半導体デバイスによって所望の膜厚に設定される。

【0010】 次に、別の従来技術について図 9 に基づいて説明する。図 9 は特開平 2-237121 号公報に示されている SOI 基板の断面図である。以下、この公報に示された従来の技術を第 2 の従来例という。

【0011】 図 9 に示すように、シリコン支持基体 21 には多数の IG 欠陥領域 22 が形成されている。ここで、この IG 欠陥領域 22 は予め先述した IG 法におけると同様にしてシリコン支持基体 21 に形成される。すなわち、酸素原子の濃度が 1.5×10^{18} 原子/cm³ 程度のシリコン支持基体 21 に、希釈酸素あるいは窒素雰囲気中 700℃ 程度の温度で 10~20 時間の長時間

熱処理を施す。この熱処理により前述のシリコン支持基体 21 中の酸素原子は析出し、シリコン支持基体の内部に I G 欠陥領域 22 が多数形成される。

【0012】更に、このシリコン支持基体 21 の表面に島状シリコン酸化膜 23 が形成される。このようにしたシリコン支持基体 21 に Si 活性層 24 が形成される。

【0013】この第 2 の従来例では、Si 活性層 24 を汚染した重金属は、前述した複数の島状シリコン酸化膜 23 間で、Si 活性層 24 とシリコン支持基体 21 の直接つながっているところを通して熱拡散し、前述した I G 欠陥領域 22 に捕獲されるようになる。

【0014】

【発明が解決しようとする課題】上述したような従来の SOI 基板の構造では、重金属捕獲源として多結晶 Si、無定形 Si、Si 窒化膜、酸素析出物あるいは転位、積層欠陥などの結晶欠陥が用いられる。そして、デバイス製造プロセスの熱処理の工程で重金属は前述の重金属捕獲源にゲッタリングされる。ここで、これらの重金属捕獲源での重金属ゲッタリングは重金属の過飽和におけるこれらの捕獲源への析出を利用するため、重金属が過飽和となる低温（例えば 750℃以下）熱処理の工程において起こり、過飽和になりにくい高温（800℃以上）熱処理の工程では重金属ゲッタリング能力は弱まる。

【0015】通常の SOI 基板では、重金属ゲッタリングが効果的に起こる低温で、先述したような Si 活性層から重金属捕獲源のある半導体支持基体の内部あるいは裏面への重金属の熱拡散が、Si 活性層と半導体支持基体の間に介在する絶縁膜により阻止されるようになる。このためにこの場合には、重金属のゲッタリングはほとんど生じなくなる。

【0016】また、第 1 の従来例あるいは第 2 の従来例で説明したような SOI 基板の構造では、先述したように高温熱処理の工程で重金属ゲッタリング能力が低下する。更に、半導体デバイスの製造プロセスの温度が、重金属ゲッタリングの効果的に起こる熱処理温度より高くなると、一度析出した重金属の一部は再度前述の重金属捕獲源から溶出するようになり、半導体デバイスに悪影響をおよぼすようになる。

【0017】さらに、第 1 の従来例の場合に重金属ゲッタリングを確保するためには、図 8 で説明したように Si 活性層 15 とゲッタリングシンク膜 13 の間に形成される第 2 シリコン酸化膜 14 の膜厚を薄膜化する必要が生じる。このためこの第 2 シリコン酸化膜 14 の絶縁性は一般に低下し、前述の Si 活性層に形成される半導体デバイスの信頼性の確保が難しくなる。

【0018】本発明は、上述のような問題点を解決し、高温熱処理を含む半導体デバイスの製造プロセスにおいて十分な重金属ゲッタリング能力を有する SOI 基板を提供することを目的とする。

【0019】

【課題を解決するための手段】このために本発明の SOI 基板は、シリコン支持基体上に絶縁膜が形成され、前記絶縁膜上にシリコン活性層が積層されてなる半導体基板において、前記シリコン支持基体に、不純物濃度が 1×10^{17} 原子/cm³ 以上で且つシリコン凝固点での前記不純物の固溶限以下であるホウ素、リンあるいはヒ素等の不純物が含まれる。

【0020】さらには、前記シリコン活性層に含まれる前記不純物の濃度が 1×10^{15} 原子/cm³ 以上であり、前記シリコン支持基体に含まれる前記不純物の濃度が前記シリコン活性層の不純物濃度の 10^2 倍以上であるように設定される。

【0021】あるいは、前記シリコン支持基体と前記絶縁膜との間に前記シリコン支持基体に含まれる前記不純物より低濃度の不純物を含有するシリコン結晶層が形成される。

【0022】あるいは、前記絶縁膜の厚さを d とし、重金属の前記絶縁膜中の拡散係数を D とし、SOI 基板の等温熱処理時間を t とし、前記絶縁膜の膜厚 d が $d \leq \sqrt{Dt}/10$ の関係を満足するように設定される。

【0023】あるいは、前記絶縁膜が前記シリコン活性層あるいは前記半導体支持基体に埋め込まれて島状に形成される。

【0024】

【作用】重金属捕獲源としては多結晶 Si、酸素析出物あるいは転位等の結晶欠陥がよく知られているが、このような重金属捕獲源を用いるゲッタリング法は、熱処理温度での固溶度以上に存在する重金属がこれらの重金属捕獲源に析出することを利用する。このために、半導体デバイスの製造プロセスの温度が前述の熱処理温度より高くなると、一度析出した重金属の一部は再度前述の重金属捕獲源から溶出し半導体デバイスに悪影響をおよぼすようになる。

【0025】これに対し、本発明のように重金属捕獲源として p 型（ホウ素）不純物や n 型（リン、ヒ素）不純物を用いる場合、このような不純物が重金属原子の半導体支持基体への固溶を高める性質を利用しているため、前述のゲッタリング法のように重金属が熱処理温度での過飽和になる必要はなく、高温熱処理を経てもこの半導体支持基体に捕獲された重金属が再度 Si 活性層へ溶出することはない。ここで、このような重金属ゲッタリング能力は、前述の不純物の含有量が増加するとともに又熱処理温度が高くなるとともに増大する。

【0026】さらに、本発明の SOI 基板では、熱処理を高温ですると Si 活性層にある重金属の熱拡散は活発になり、そしてこれらの重金属は、Si 活性層と半導体支持基体の間に介在する絶縁膜を越え易くなり、最終的に半導体支持基体内に固溶し捕獲されるようになる。

【0027】

【実施例】本発明について図面を参照して説明する。図1は本発明の第1の実施例を説明するための工程順の縦断面図である。この第1の実施例では、本発明のSOI基板の構造について、その製造工程に沿って説明する。

【0028】図1(a)に示すように、まず導電型がp型で不純物濃度が 1×10^{16} 原子/cm³のシリコン基板1を熱酸化して厚さ0.5 μ m程度のシリコン酸化膜2を形成する。

【0029】続いて、図1(b)に示すように不純物として 1×10^{18} 個/cm³のホウ素が添加された高濃度シリコン支持基体3とシリコン酸化膜2とを貼り合わせ、1100℃、窒素雰囲気中で2時間加熱し接着させる。このようにした後、図1(c)に示すようにシリコン基板1を研磨して厚さ2 μ m程度のSi活性層1aを形成する。

【0030】このようにして本実施例のSOI基板は、不純物として 1×10^{18} 原子/cm³以上ホウ素が添加された高濃度シリコン支持基体3上に絶縁膜であるシリコン酸化膜2とSi活性層1aとが順に積層された構造になる。

【0031】以上では、Si活性層1aの導電型がp型の場合について説明したが、その導電型がn型でも同様に形成されることに触れておく。この場合には不純物の濃度は 1×10^{14} 原子/cm³以上に設定される。

【0032】次に、本発明のSOI基板の重金属ゲッタリング能力について、高濃度シリコン支持基体3のホウ素の不純物濃度を変えた場合を図2で説明する。

【0033】ここで、SOI基板のSi活性層のホウ素不純物濃度は 1×10^{15} 原子/cm³に固定され、高濃度シリコン支持基体中のホウ素の不純物濃度は 1×10^{15} 原子/cm³から 5×10^{19} 原子/cm³まで変化させている。そして重金属ゲッタリング能力評価の検討には、デバイス製造プロセス中の汚染源として代表的な重金属であるCuで意図的にSi活性層を汚染させて行っている。すなわち、SOI基板のSi活性層の表面にCuを予め 1×10^{13} 個/cm²付着させた後、900℃、窒素雰囲気中で2時間熱処理し、Si活性層の表面にできた欠陥(Cuの影響により発生したもの)の表面欠陥密度から重金属ゲッタリング能力を比較している。

【0034】図2に示されるように、高濃度シリコン支持基体3のホウ素濃度が 10^{17} 原子/cm³になると、Cuによる表面欠陥密度はホウ素濃度が 10^{15} 原子/cm³の場合の約1/10に低減する。更にホウ素濃度が増加するとそのゲッタリング能力は向上し、ホウ素濃度が 1×10^{19} 原子/cm³になるとCuはほとんど全てゲッタリングされる。

【0035】このように、ホウ素濃度が高くなると重金属ゲッタリング能力が向上するのは、シリコン支持基体中に固溶する重金属の量がホウ素濃度の増大とともに増加するためである。このような現象は不純物がホウ素に

限らず先述したリン、ヒ素あるいはこれらの不純物の混合またはアンチモンの場合にも同様に生じる。

【0036】このように不純物の濃度の高いほど重金属のシリコン支持基板中への固溶度は増大するため、図2に示すよりも更にホウ素濃度が高くなると重金属ゲッタリング能力はさらに強まると考えられる。そして、これらの不純物はシリコン支持基体に対する固溶限界まで有効に使用できる。ここで、不純物の固溶限界とは、シリコン結晶のインゴットを引き上げる時(通常、ルツボの温度は1420℃程度に設定される)溶融したシリコンの凝固点で固溶できる不純物濃度の限界のことである。この固溶限界は例えばホウ素の場合には約 6×10^{20} 原子/cm³であり、リン、ヒ素の場合ではそれぞれ約 2×10^{20} 原子/cm³、 4×10^{20} 原子/cm³である。

【0037】SOI基板の構造では、汚染した重金属はSi活性層と半導体支持基体とに分配される。この場合、この重金属は、Si活性層中の不純物と半導体支持基体中の不純物の濃度比に依存した一定の偏析係数でもってそれぞれSi活性層と半導体支持基体に溶解し分配される。そして、Si活性層中の不純物濃度より半導体支持基体中の不純物濃度を高くすることで、重金属ゲッタリング能力をより強くすることができる。第1の実施例でも示されているように、半導体支持基体に含まれる不純物の濃度は、Si活性層のその10²倍以上であれば実用的な重金属捕獲源として働く。

【0038】次に、本発明の効果について説明する。図3は本発明の第1の実施例で説明したSOI基板の場合の重金属のゲッタリング効果を従来技術で形成した比較試料と比べて示す。ここで比較試料は、ホウ素濃度が 1×10^{16} 原子/cm³のシリコン支持基体上に膜厚0.5 μ mのシリコン酸化膜が更にその上に同一濃度のSi活性層が順に積層されたものである。またこの比較試料の重金属捕獲源は、先述したIG法と同様に酸素の析出により発生した結晶欠陥あるいはその析出物である。

【0039】ここで、このゲッタリングの効果は、前述の図2で説明した重金属ゲッタリング能力比較の場合の方法と同様に、故意にCu汚染し熱処理した後に調べられている。

【0040】この図3の結果から明らかなように、比較試料に比べ本実施例では表面欠陥密度は大きく減少している。すなわち比較試料で表面欠陥密度が 10^4 ケ/cm²あったものが、本発明のSOI基板では 10^2 ケ/cm²以下に低減する。この結果は、本実施例のSOI基板が従来の技術に比しより高い重金属ゲッタリング能力を有していることを示す。

【0041】また、本実施例のSOI基板と比較試料を用いて、これらのSi活性層にMOSダイオードを作製し、Si活性層の少数キャリアライフタイムを測定したところ、本実施例では $2200 \pm 300 \mu$ s、比較試料

では、 $700 \pm 200 \mu s$ であった。従って、本発明によるSOI基板を用いれば、接合リーク電流は少なくなり、DRAMのような半導体デバイスの場合には、その情報保持特性が優れ、素子特性や歩留りが大幅に向上するようになることが期待される。

【0042】さらに、半導体デバイスの製造プロセス中のその他の汚染源として代表的な重金属であるFe、NiおよびCrについても同様の重金属のゲッタリング効果が示されている。

【0043】次に第2の実施例について図4に基づいて説明する。図4は本発明の第2の実施例を説明するための工程断面図である。この第2の実施例のSOI基板の第1の実施例と異なるところは、低濃度ホウ素の添加された低濃度シリコン層が先述の高濃度シリコン支持基体とシリコン酸化膜との間に挿入されている点である。以下、第2の実施例のSOI基板の構造を製造工程の順に説明する。

【0044】図4(a)に示すように、まず導電型がp型でホウ素不純物の濃度が 1×10^{15} 原子/cm³のシリコン基板1を熱酸化して厚さ0.5 μm 程度のシリコン酸化膜2を形成する。これとは別に不純物として 1×10^{18} 原子/cm³のホウ素が添加された高濃度シリコン支持基体3上に膜厚約20 μm 、不純物として 1×10^{16} /cm³のホウ素が添加された低濃度シリコン層4をエピタキシャル成長する。その後、図4(b)に示すようにシリコン酸化膜2の表面と低濃度シリコン層4の表面とを貼り合わせ、第1の実施例と同様に加熱し接着させる。

【0045】このようにした後、図4(c)に示すようにシリコン基板1を研磨することによって厚さ0.1 μm 程度のSi活性層1aを形成する。このようにして、高濃度シリコン支持基体3上に低濃度シリコン層4が積層され、この低濃度シリコン層上にシリコン酸化膜2が積層され、このシリコン酸化膜2上にSi活性層1aが積層されたSOI基板が形成される。

【0046】以上では、Si活性層1aの導電型がp型の場合について説明したが、その導電型がn型でも同様に形成されることに触れておく。この場合、第1の実施例で述べたと同様に、不純物の濃度は 1×10^{14} 原子/cm³以上に設定される。

【0047】次に、この第2の実施例のSOI基板での重金属のゲッタリング効果について説明する。図5に、第1の実施例の場合と同様に形成した比較試料との比較で表面欠陥密度について示す。本実施例のSOI基板と比較試料の表面にCuを 1×10^{13} 個/cm²付着させた後、1100℃、窒素雰囲気中で1時間熱処理し、表面にできた欠陥(Cuの影響により発生したもの)による表面欠陥密度から重金属のゲッタリング効果を比較した。

【0048】図5から明らかなように、比較試料に比べ

本実施例のSOI基板では表面欠陥密度が大きく減少している。このことは、本実施例のSOI基板がこのような非常に高温の熱処理でも十分な重金属ゲッタリング能力を有することを示している。なお1100℃の高温でのゲッタリング効果は従来技術で期待できないことは先述した通りである。

【0049】本実施例のSOI基板と比較試料を用いて、第1の実施例で説明したようなMOSダイオードを形成し、Si活性層の少数キャリアライフタイムを測定したところ、その値は本実施例では $1500 \pm 100 \mu s$ 、比較試料では、 $500 \pm 150 \mu s$ であった。従って、本発明によるSOI基板を用いれば、半導体デバイスの接合リーク電流の少なくなることが期待される。。

【0050】また、本実施例は第1の実施例とは異なり、高濃度シリコン支持基体3とシリコン酸化膜2との間に不純物として 1×10^{16} 個/cm³のホウ素が添加された低濃度シリコン層4があるため、高濃度シリコン支持基体3からSi活性層1aへのホウ素の拡散を防ぐことができる。このため、第1の実施例に比べてより高温プロセスにおいても使用できる利点がある。

【0051】次に第3の実施例を図6に基づいて説明する。図6は本発明の第3の実施例のSOI基板の断面図である。図6に示すように、高濃度シリコン支持基体3の表面部に島状シリコン酸化膜2aが複数形成される。ここで、この島状シリコン酸化膜2aの膜厚は0.1 μm ~1 μm で所定の厚さに設定される。またこれら複数の島状シリコン酸化膜の幅およびそれらの間隔は0.5 μm ~10 μm に設定される。この島状シリコン酸化膜2aとともにSi活性層1aが形成される。ここで、このSi活性層1aの膜厚は、搭載する半導体デバイスにより10 μm ~50 μm に設定される。

【0052】この実施例のSOI基板の製法では、第1の実施例で説明したシリコン基板の表面に予め前述の島状シリコン酸化膜2aを形成し、高濃度シリコン支持基体3に貼り合わせた後、シリコン基板を研削し所定の厚さのSi活性層1aが形成される。

【0053】この第3の実施例の構造では、高濃度シリコン支持基体3とSi活性層1aの間に島状シリコン酸化膜2aが形成される。このために、Si活性層1aを汚染した重金属は、この島状シリコン酸化膜2aの存在しないところを通して拡散し、第1および第2の実施例の場合より容易に、前述の高濃度シリコン支持基体3に捕獲されるようになる。

【0054】次に第4の実施例を図7に基づいて説明する。図7に示すように、高濃度シリコン支持基体3の表面部にその膜厚が1 μm ~50 μm の低濃度シリコン層4が形成される。ここで、この低濃度シリコン層4は、第2の実施例で説明したと同様に、化学的気相成長法によるシリコンのエピタキシャル成長で形成される。このようにした後は、前述の第3の実施例で説明したと同様

にして、島状シリコン酸化膜 2 a および S i 活性層 1 a が形成される。この実施例の場合の効果は、先述した第 2 の実施例の場合と同様に、高濃度不純物が高濃度シリコン支持基体 3 から S i 活性層 1 a に拡散するのを防止されることである。

【0055】以上 4 通りの実施例で本発明を説明したが、この重金属のゲッタリング効果は、第 1 および 2 の実施例において、S i 活性層中の重金属を初期の 1/10 にできる能力があればデバイス性能、製品歩留り等の向上において顕著になることが確認されている。このことと図 2 に示したことから、高濃度シリコン支持基体中の不純物濃度は 1×10^{17} 個/cm³ 以上であれば、本発明の S O I 基板の重金属のゲッタリング効果は実用レベルになることが言える。

【0056】また、第 1 および 2 の実施例において、シリコン酸化膜厚と重金属のゲッタリング能力の関係を調べたところ、シリコン酸化膜厚 d が

【0057】

$$d \leq \frac{\sqrt{Dt}}{10} \quad \dots (1)$$

【0058】(1) 式の関係のみたしていれば S i 活性層中の重金属は十分に除去されることが明らかとなった。ここで D は重金属のシリコン酸化膜中での拡散係数を、t は半導体デバイスの等温熱処理時間を表す。この (1) 式はシリコン酸化膜厚が重金属の拡散長の 1/10 以下であれば、重金属ゲッタリング能力が十分に確保されることを示すものである。またこのような関係は、S i 活性層中の重金属が高濃度シリコン支持基体のみに熱拡散し初期の値の 1/10 に減少するとして、フィック (Fick) の拡散方程式から導き出される関係でもある。

【0059】最後に、第 1 および 2 の実施例における高濃度シリコン支持基体 3 に含まれる不純物をホウ素からリンまたはヒ素に変えても、あるいはこれらの不純物を混合して添加させても同様の重金属のゲッタリング効果を示すこと及び高濃度シリコン支持基体を Ga As あるいは Ge 等の半導体支持基体に変えてもよいことに言及しておく。

【0060】

【発明の効果】以上説明したように本発明では、S O I 基板の半導体支持基体に高濃度の不純物が含まれる。このような不純物は熱処理温度が高くなるとともに、重金属を半導体支持基体に固溶し易くする。このため、この

ように高濃度不純物を含有する半導体支持基体は、S O I 基板の S i 活性層に存在する重金属を、高温熱処理を含む半導体デバイスの製造プロセスで効果的にゲッタリングする。

【0061】このように本発明は、従来技術では重金属のゲッタリング効果が弱くなる 800℃ 以上の半導体デバイスの製造プロセスにおいても十分に重金属をゲッタリングできることから、S O I 構造の半導体装置の電気的特性および歩留りあるいは信頼性を大きく向上させることが可能となる。

【0062】更に、一度高濃度シリコン支持基体に固溶しゲッタリングされた重金属は、その後の熱処理工程で S i 活性層に再溶出しないため、これらの捕獲された重金属が半導体デバイスに悪影響をおよぼすことはない。

【図面の簡単な説明】

【図 1】本発明の第 1 の実施例を工程順に説明する断面図である。

【図 2】本発明の第 1 の実施例の重金属ゲッタリング能力を示すグラフである。

【図 3】本発明の第 1 の実施例の効果を示すグラフである。

【図 4】本発明の第 2 の実施例を工程順に説明する断面図である。

【図 5】本発明の第 2 の実施例の効果を示すグラフである。

【図 6】本発明の第 3 の実施例を説明する S O I 基板の断面図である。

【図 7】本発明の第 4 の実施例を説明する S O I 基板の断面図である。

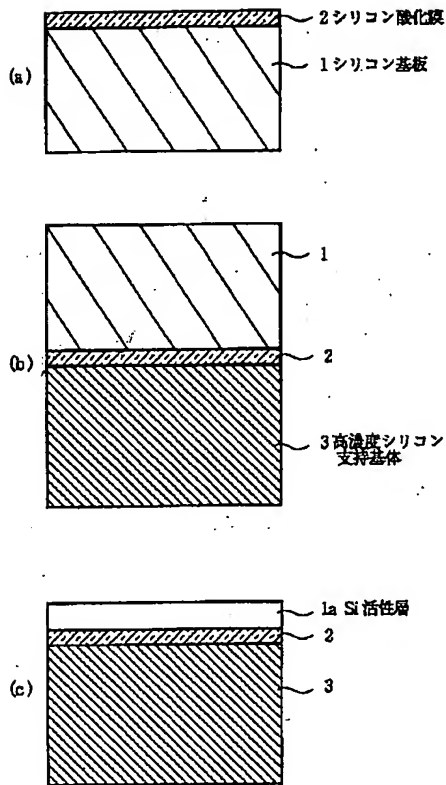
【図 8】従来の S O I 基板の構造を示す断面図である。

【図 9】従来の S O I 基板の構造を示す断面図である。

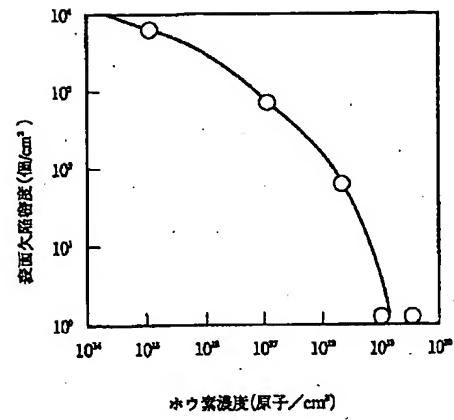
【符号の説明】

- 1 シリコン基板
- 1 a, 15, 24 S i 活性層
- 2 シリコン酸化膜
- 2 a, 23 島状シリコン酸化膜
- 3 高濃度シリコン支持基体
- 4 低濃度シリコン層
- 11, 21 シリコン支持基体
- 12 第 1 シリコン酸化膜
- 13 ゲッタリングシンク膜
- 14 第 2 シリコン酸化膜
- 22 I G 欠陥領域

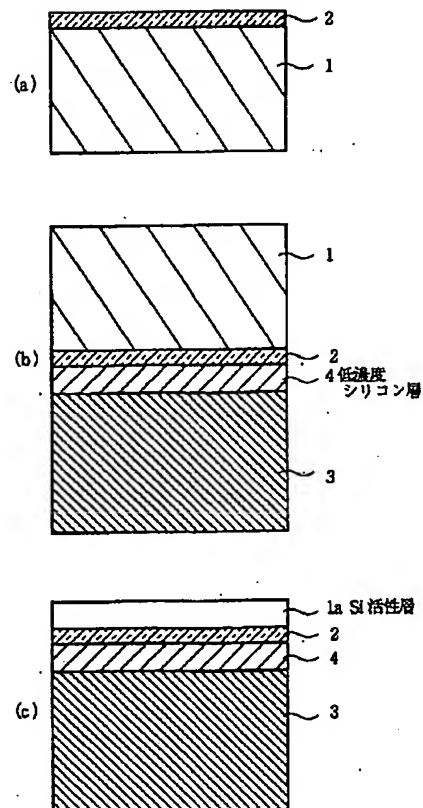
【図1】



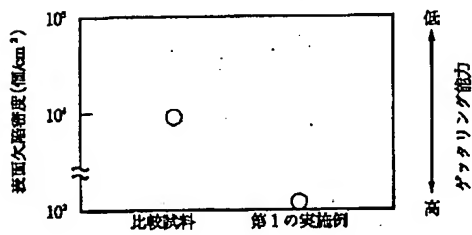
【図2】



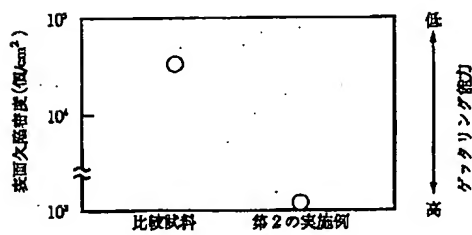
【図4】



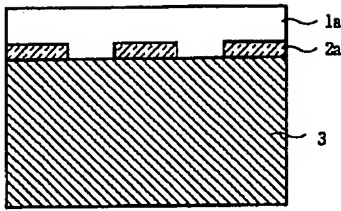
【図3】



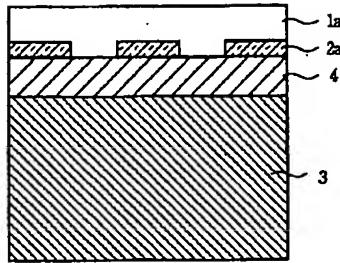
【図5】



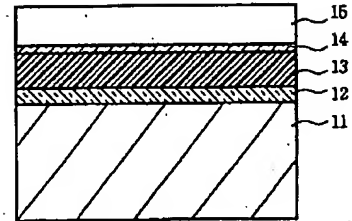
【図6】



【図7】



【図8】



【図9】

